

# Hardwareoptimierte Entwicklung nachrichtentechnischer Algorithmen zum Prototypenentwurf von Mobilfunkempfängern

Dem Fachbereich Physik, Elektrotechnik und Informationstechnik  
der Universität Bremen

zur Erlangung des akademischen Grades eines  
DOKTOR-INGENIEUR (Dr.-Ing.)  
genehmigte Dissertation

von  
Dipl.-Ing. Till Wiegand  
aus Minden

Referent: Professor Dr.-Ing. St. Paul  
Korreferent: Professor Dr.-Ing. J. Götze

Eingereicht am: 19.07.2012  
Tag des Promotionskolloquiums: 03.09.2012



Forschungsberichte aus dem  
Institut für theoretische Elektrotechnik und Mikroelektronik  
Arbeitsbereich Kommunikationselektronik  
Universität Bremen  
Hrsg.: Prof. Dr.-Ing. Steffen Paul

Band 1

**Till Wiegand**

**Hardwareoptimierte Entwicklung  
nachrichtentechnischer Algorithmen zum  
Prototypenentwurf von Mobilfunkempfängern**

D 46 (Diss. Universität Bremen)

Shaker Verlag  
Aachen 2012

**Bibliografische Information der Deutschen Nationalbibliothek**

Die Deutsche Nationalbibliothek verzeichnet diese Publikation in der Deutschen Nationalbibliografie; detaillierte bibliografische Daten sind im Internet über <http://dnb.d-nb.de> abrufbar.

Zugl.: Bremen, Univ., Diss., 2012

Copyright Shaker Verlag 2012

Alle Rechte, auch das des auszugsweisen Nachdruckes, der auszugsweisen oder vollständigen Wiedergabe, der Speicherung in Datenverarbeitungsanlagen und der Übersetzung, vorbehalten.

Printed in Germany.

ISBN 978-3-8440-1355-9

ISSN 2195-2809

Shaker Verlag GmbH • Postfach 101818 • 52018 Aachen

Telefon: 02407 / 95 96 - 0 • Telefax: 02407 / 95 96 - 9

Internet: [www.shaker.de](http://www.shaker.de) • E-Mail: [info@shaker.de](mailto:info@shaker.de)

# Kurzfassung

Das Interesse am mobilen Internet und die Akzeptanz in der Gesellschaft bei seiner Nutzung wachsen von Jahr zu Jahr. Diese Entwicklung geht nicht zuletzt mit der vor Kurzem gestarteten Erfolgsgeschichte der Smartphones und Tablet-PCs einher. Der mit diesem Trend verbundene Anstieg des Datenaufkommens in den Mobilfunknetzen stellt die digitale Signalverarbeitung vor neue Herausforderungen. Ein maßgebliches Ziel ist die Steigerung der spektralen Effizienz. Die zur Datenübertragung nutzbare Bandbreite ist eine begrenzte Ressource und kann nur eingeschränkt zur Erhöhung der Datenübertragungsrate gesteigert werden. Einen grundlegenden Lösungsansatz bilden Mehrantennensysteme. Mit Mehrantennensystemen können, unter dem Einsatz mehrerer Sende- und/oder Empfangspfade, bei gleichbleibender Übertragungsbandbreite und Sendeleistung, der Datendurchsatz durch räumliches Multiplexen und die Zuverlässigkeit durch Nutzung von Diversität erhöht werden. Mit der Vergrößerung der Anzahl an Sendepfaden potenziert sich die Berechnungskomplexität der Signalverarbeitungsalgorithmen im Mobilfunkempfänger. Um neue Verfahren auch weiterhin als digitale Schaltungen abbilden und in Echtzeit berechnen zu können, muss eine hardwareoptimierte Algorithmenentwicklung erfolgen.

Die hardwareoptimierte Entwicklung wird in dieser Arbeit am Beispiel von Empfängeralgorithmen für den zellularen Mobilfunk, mit Orientierung an LTE, verfolgt. LTE ist der kommende Mobilfunkstandard des 3GPPs in Richtung 4G. Als Signalverarbeitungsblöcke werden maßgeblich die Synchronisation, die Kanalschätzung und die Datendetektion betrachtet. Neben einer theoretischen Aufarbeitung werden effiziente Algorithmen sowie Hardwarearchitekturen erarbeitet und FPGA-Umsetzungen gezeigt. Hervorzuheben sind die Entwicklung einer hybriden Synchronisation sowie die FPGA-Umsetzungen einer konfigurierbaren Korrelationseinheit, eines kubischen Spline Interpolators und einer QR-Zerlegung. Des Weiteren werden als MIMO (engl. Multiple Input Multiple Output) Detektoren der Sphere Detektor und der K-Best Detektor untersucht. Für den Sphere Detektor wird die Architektur einer in der Komplexität reduzierten Recheneinheit entworfen, und für den K-Best Detektor werden eine modifizierte partielle Euklidische Distanz und eine approximierte Sortierungsstrategie eingeführt. Abschließend wird die Architektur und FPGA-Umsetzung eines optimierten  $K^+$ -Best Detektors vorgestellt.



# Abstract

The interest in mobile broadband and the acceptance in society are increasing year by year. This is not least due to the current success of smart phones and tablets. Because of this trend, the data volume within cellular networks is rapidly growing, which is a new challenge for signal processing. A significant issue is the increase of the spectral efficiency. The usable bandwidth is a restricted resource and is only suitable to boost the data rate for a limited extent. A fundamental approach to this problem are multiple antenna systems. Due to the use of multiple transmit and/or receive antennas, the data rate is increased by spatial multiplexing and the reliability by diversity. The computational complexity of the algorithms within the mobile terminal increases with the number on transmit antennas. Thus, to be able to still map new approaches to a digital circuit and compute it in real-time, a hardware optimized development is essential.

Within this work, the hardware optimized development is traced, using the example of signal processing algorithms for a mobile terminal, orientated on LTE. LTE is the upcoming 3GPP mobile communication standard in direction of 4G. As signal processing blocks, synchronization, channel estimation and data detection are mainly considered. In addition to a theoretical elaboration, efficient algorithms and hardware architectures are developed and FPGA implementations are shown. The development of a hybrid synchronization and the FPGA implementation of a reconfigurable correlation unit, a cubic spline interpolator and a QR-decomposition, shall be emphasized. Furthermore, the sphere detector and the K-best detector are explored for MIMO (Multiple Input Multiple Output) detection. A reduced complexity computation unit for a sphere decoding algorithm will be designed and a modified partial Euclidean Distance as well as an approximated sorting approach for the K-best detector will be introduced. In conclusion, the hardware architecture and FPGA implementation of an optimized  $K^+$ -Best detector will be presented.



# Vorwort

Die vorliegende Arbeit entstand während meiner Tätigkeit als wissenschaftlicher Mitarbeiter am Institut für Theoretische Elektrotechnik und Mikroelektronik (ITEM) der Universität Bremen im Arbeitsbereich Kommunikationselektronik.

Mein besonderer Dank gilt Herrn Prof. Dr.-Ing. Steffen Paul für die Ermöglichung und Betreuung der Promotion und der Unterstützung bei der Fertigstellung der Dissertation. Herrn Prof. Dr.-Ing. Jürgen Götze von der Technischen Universität Dortmund danke ich herzlich für die Übernahme des Koreferats und seinem Interesse an der vorliegenden Arbeit. Herrn Prof. Dr.-Ing. Rainer Laur und Herrn Prof. Dr.-Ing. Armin Dekorsy bin ich für die Ausübung der Prüfertätigkeit sehr verbunden.

Ich bedanke mich beim gesamten ITEM für die schönen Jahre. Insbesondere danke ich meinem Freund und Kollegen Herrn Ole Bischoff. Wer hätte gedacht, dass unsere Wege solange parallel verlaufen. Des Weiteren danke ich meinen Bürokollegen Herrn Andreas Hammer und Herrn Jonas Pistor für das gute Miteinander. Oftmals war das Fragen einfacher als das Nachschlagen. Herrn Jochen Rust danke ich als Mitstreiter der ersten Stunden in der Arbeitsgruppe. Weiterer Dank gilt Herrn Christian Behrens, Herrn Janpeter Höffmann, Herrn Sascha Kneip, Herrn Frank Ludwig, Frau Dagmar Peters-Drolshagen, Frau Xinwei Wang und Herrn Detmar Westphal für viel Gespräche fachlicher Natur wie auch abseits davon. Ich danke Frau Valerie Gerdes für den netten Umgang und das Korrekturlesen bei Veröffentlichungen.

In diese Arbeit fließen Ergebnisse/Aspekte aus studentischen Arbeiten ein, die von mir vergeben und betreut wurden. Daher gilt mein ausdrücklicher Dank allen Studenten, die mich mit ihrem Engagement und ihren fachlichen Beiträgen bei meiner Arbeit unterstützt haben. Im Besonderen sind meine späteren Kollegen Herr Nils Heidmann und Herr Wenyao Xue ebenso wie Herr Matthias Abels und Herr Ban-Sok Shin zu nennen. Die studentischen Arbeiten sind in einem separaten Literaturverzeichnis vermerkt.

Meiner Familie danke ich für die Unterstützung während meiner Promotion und in der Zeit davor. Allen voran danke ich meiner Partnerin Eugenie W. Gohr. Ihre Liebe und nicht zuletzt die gewissenhafte Durchsicht der Dissertation haben maßgeblich zum Erfolg dieser Arbeit beigetragen.

Bremen, im September 2012

Till Wiegand



# Inhaltsverzeichnis

|          |  |           |
|----------|--|-----------|
| <b>1</b> | <b>Einleitung</b>  | <b>1</b>  |
| 1.1      | Entwicklungen und Herausforderungen im zellularen Mobilfunk . . . . .    | 1         |
| 1.2      | Gliederung der Arbeit . . . . .  | 4         |
| <b>2</b> | <b>Funkübertragungssysteme</b>   | <b>7</b>  |
| 2.1      | Mehrantennensysteme . . . . .  | 7         |
| 2.2      | Orthogonal Frequency Division Multiplexing . . . . .                     | 8         |
| 2.3      | Kanalmodell . . . . .  | 12        |
| 2.4      | Die Long Term Evolution/Frame-Struktur . . . . .                         | 13        |
| 2.4.1    | Downlink Referenzsignale . . . . .                                       | 15        |
| 2.4.2    | Synchronisationssignale . . . . .  | 16        |
| 2.4.2.1  | Primary Synchronization Channel . . . . .                                | 17        |
| 2.4.2.2  | Secondary Synchronization Channel . . . . .                              | 18        |
| 2.5      | Grundlegende Funktionsblöcke eines MIMO-OFDM-Empfängers . . . . .        | 18        |
| 2.5.1    | Empfängerstruktur . . . . .  | 18        |
| 2.5.2    | Signalverarbeitungsblöcke . . . . .                                      | 20        |
| <b>3</b> | <b>Prototypenentwurf</b>   | <b>23</b> |
| 3.1      | Anwendungen und Architekturen von Prototypensystemen . . . . .           | 23        |
| 3.1.1    | Architekturen digitaler integrierter Schaltungen . . . . .               | 24        |
| 3.1.1.1  | Digitaler Signalprozessor . . . . .                                      | 24        |
| 3.1.1.2  | Field Programmable Gate Array . . . . .                                  | 26        |
| 3.1.2    | Hardwareaufbau des Prototypensystems . . . . .                           | 27        |
| 3.1.2.1  | DSP-FPGA-Module . . . . .  | 27        |
| 3.1.2.2  | Bus System/Kommunikation . . . . .                                       | 27        |
| 3.2      | Implementierungsstrategien in der digitalen Signalverarbeitung . . . . . | 28        |
| 3.2.1    | Festkommazahlen-Darstellung . . . . .                                    | 29        |
| 3.2.2    | Abschätzungen zur Rechenleistung . . . . .                               | 30        |

|          |   |           |
|----------|---|-----------|
| 3.2.3    | Algorithmmentransformation . . . . .  | 33        |
| 3.2.3.1  | Diagramme/Graphen zur Darstellung von DSV-<br>Algorithmen . . . . .                             | 33        |
| 3.2.3.2  | Transformationsstrategien und spezielle Architekturen   | 34        |
| <b>4</b> | <b>Parameterschätzung und Synchronisation</b>   | <b>39</b> |
| 4.1      | Synchronisationseffekte . . . . .   | 40        |
| 4.1.1    | Zeitversatz . . . . .   | 40        |
| 4.1.2    | Frequenzversatz . . . . .   | 43        |
| 4.1.3    | Abtastzeitpunktversatz . . . . .  | 46        |
| 4.2      | Korrelationsbasierte Synchronisationsverfahren . . . . .  | 47        |
| 4.2.1    | CP-basierte Maximum Likelihood Schätzung . . . . .  | 48        |
| 4.2.2    | PSCH-Signal-basierte Schätzung . . . . .  | 51        |
| 4.2.2.1  | Autokorrelation/Reverse Autokorrelation . . . . .   | 54        |
| 4.2.2.2  | Kreuzkorrelation . . . . .  | 57        |
| 4.3      | Hybrides Synchronisationsverfahren . . . . .  | 61        |
| 4.3.1    | Implementierungsaspekte: Hybrider Synchronisationsalgorithmus                                   | 67        |
| 4.4      | Kanalschätzung . . . . .  | 70        |
| 4.4.1    | LS-OFDM Kanalschätzung . . . . .  | 71        |
| 4.4.2    | Interpolationsverfahren . . . . .   | 72        |
| 4.4.2.1  | Lineare Interpolation . . . . .   | 72        |
| 4.4.2.2  | Kubische Spline Interpolation . . . . .   | 73        |
| 4.4.2.3  | Performance-Vergleich zwischen der linearen und der<br>kubischen Spline Interpolation . . . . . | 76        |
| 4.4.3    | Implementierungsaspekte: Kubische Spline Interpolation . . . . .                                | 78        |
| <b>5</b> | <b>Datendetektion</b>   | <b>83</b> |
| 5.1      | Maximum Likelihood Detektion . . . . .  | 86        |
| 5.2      | Lineare Detektionsverfahren . . . . .   | 86        |
| 5.3      | Successive Interference Cancellation . . . . .  | 87        |
| 5.4      | Iterative Baumsuchverfahren . . . . .   | 88        |
| 5.4.1    | Reellwertzerlegung . . . . .  | 90        |
| 5.4.2    | QR-Zerlegung . . . . .  | 93        |
| 5.4.2.1  | Givens Rotation . . . . .   | 93        |
| 5.4.2.2  | Alternative Ansätze zur Standard Givens Rotation . . . . .                                      | 95        |
| 5.4.2.3  | Systolische Arrays bei der QR-Zerlegung . . . . .   | 97        |
| 5.4.2.4  | Implementierungsaspekte: QR-Zerlegung . . . . .   | 99        |
| 5.4.3    | Partielle Euklidische Distanz . . . . .   | 105       |
| 5.4.4    | Sphere Detektor . . . . .   | 109       |
| 5.4.4.1  | Komplexe Zahlenebene vs. Reellwertzerlegung . . . . .   | 112       |
| 5.4.5    | K-Best Detektor . . . . .   | 117       |
| 5.4.5.1  | Modifizierte partielle Euklidische Distanz . . . . .  | 118       |

---

|          |  |            |
|----------|--|------------|
| 5.4.5.2  | Sortierungsstrategien/-algorithmen . . . . .                     | 124        |
| 5.4.5.3  | Implementierungsaspekte: K <sup>+</sup> -Best Detektor . . . . . | 125        |
| <b>6</b> | <b>Zusammenfassung</b>   | <b>133</b> |
| <b>A</b> | <b>Synchronisation</b>   | <b>137</b> |
| A.1      | Delayprofile . . . . .   | 137        |
| <b>B</b> | <b>Optimierte PED Berechnung</b>                                 | <b>139</b> |
| B.1      | Optimierte PED Berechnung für QAM64 . . . . .                    | 139        |
| B.2      | Optimierte PED Berechnung für einen parallelen SE-SD . . . . .   | 141        |
|          | <b>Abkürzungsverzeichnis</b>                                     | <b>145</b> |
|          | <b>Literaturverzeichnis</b>                                      | <b>149</b> |