

TECHNISCHE UNIVERSITÄT MÜNCHEN

Lehrstuhl für Rechnertechnik und Rechnerorganisation /
Parallelrechnerarchitektur

Methoden und Werkzeuge zur automatischen Kontrolle der Thread-Platzierung auf Mehrkernprozessoren

Tobias M. Klug

Vollständiger Abdruck der von der Fakultät für Informatik der Technischen Universität
München zur Erlangung des akademischen Grades eines

Doktors der Naturwissenschaften (Dr. rer. nat.)

genehmigten Dissertation.

Vorsitzender: Univ.-Prof. Dr. H.M. Gerndt

Prüfer der Dissertation: 1. Univ.-Prof. Dr. A. Bode
2. Univ.-Prof. Dr. H.-J. Bungartz

Die Dissertation wurde am 02.11.2010 bei der Technischen Universität München eingereicht und durch die Fakultät für Informatik am 06.12.2010 angenommen.



Research Report Series

Lehrstuhl für Rechnertechnik und
Rechnerorganisation (LRR-TUM)
Technische Universität München

<http://www.bode.in.tum.de/>

Editor: Prof. Dr. A. Bode

Vol. 35

Methoden und Werkzeuge zur automatischen Kontrolle der Thread- Platzierung auf Mehrkernprozessoren

Tobias Klug

SHAKER

VERLAG

Aachen 2011

Bibliografische Information der Deutschen Nationalbibliothek

Die Deutsche Nationalbibliothek verzeichnet diese Publikation in der Deutschen Nationalbibliografie; detaillierte bibliografische Daten sind im Internet über <http://dnb.d-nb.de> abrufbar.

Zugl.: München, Techn. Univ., Diss., 2011

Copyright Shaker Verlag 2011

Alle Rechte, auch das des auszugsweisen Nachdruckes, der auszugsweisen oder vollständigen Wiedergabe, der Speicherung in Datenverarbeitungsanlagen und der Übersetzung, vorbehalten.

Printed in Germany.

ISBN 978-3-8440-0177-8

ISSN 1432-0169

Shaker Verlag GmbH • Postfach 101818 • 52018 Aachen

Telefon: 02407 / 95 96 - 0 • Telefax: 02407 / 95 96 - 9

Internet: www.shaker.de • E-Mail: info@shaker.de

meinen Eltern

Abstract

Until a few years ago, microprocessors' clock frequencies had been continuously increased with each upcoming processor model. However, limiting physical factors like energy consumption and heat dissipation have hindered this development. Currently, multiple full-blown processor cores are integrated into one chip in order to still allow for performance gains. Software for these architectures has to be parallelized to fully exploit the performance of multi-core processors. As parallelizing and optimizing programs is an error-prone and time consuming task, developers are to be provided with concepts and tools for their support.

This dissertation deals with the subject of thread placement on multi-core systems with shared memory. Both, current multi-core architectures as well as the performance analysis of computer systems and programs are introduced and classified. Building upon this basis, concepts are developed in order to investigate the optimal thread to core placement (pinning) for a certain application with respect to a given optimization goal, e.g. shortest possible program execution time or lowest energy consumption. The characteristics of multi-core processors such as shared caches or fast on-chip networks are taken into account.

Based on the major findings a prototype is implemented, which analyses and evaluates different pinnings during program execution. The feasibility of the tool is proven with the help of the applications of the SPEC OMP benchmark. A user can reliably determine an application's optimal pinning on different categories of multi-core architectures. The runtime overhead caused by using the tool is examined and depicted in detail.

It is demonstrated that applications based on explicit message exchange can also significantly benefit from an optimal process placement. Finally, the influence of different pinnings on the electric power consumption is studied on the example of a parallel nuclear medical program. It is shown that for the evaluated computer architecture different pinnings induce a strongly varying power consumption.

Zusammenfassung

Die Taktfrequenz von Mikroprozessoren wurde noch vor wenigen Jahren mit jeder neuen Prozessorgeneration kontinuierlich erhöht. Aufgrund von physikalischen Rahmenbedingungen wie Energiebedarf oder Wärmeabgabe konnte diese Entwicklung nicht beliebig weiterverfolgt werden. Um weiterhin Leistungssteigerungen zu gewährleisten, werden derzeit mehrere vollständige Prozessorkerne in einen Chip integriert. Um die volle Leistungsfähigkeit dieser Mehrkernprozessoren optimal auszunutzen, müssen die darauf ablaufenden Programme parallelisiert werden. Da die Parallelisierung von Programmen bzw. deren Optimierung fehleranfällig und zeitaufwendig ist, benötigen Entwickler Konzepte und Werkzeuge, die sie dabei unterstützen.

Diese Arbeit befasst sich mit dem Thema der Platzierung von Threads auf Mehrkernrechnern mit gemeinsamem Speicher. Die Architektur aktueller Mehrkernprozessoren wird ebenso vorgestellt und klassifiziert wie gängige Methoden der Leistungsbewertung von Rechnersystemen und Programmen. Auf dieser Basis werden Konzepte erarbeitet, um die optimale Thread-zu-Kern-Platzierung (Kernbindung) für ein zu untersuchendes Programm hinsichtlich eines gegebenen Optimierungsziels (z.B. kürzeste Programmlaufzeit oder niedrigster Energieverbrauch) zu ermitteln. Dabei finden die Besonderheiten von Mehrkernprozessoren wie gemeinsame Cache-Speicher oder schnelle Verbindungsnetzwerke auf dem Chip Berücksichtigung.

Die wesentlichen Erkenntnisse der erarbeiteten Konzepte werden in einem prototypischen Werkzeug umgesetzt, das zur Programmlaufzeit verschiedene Kernbindungen untersucht und bewertet. Anhand der Anwendungsprogramme aus dem SPEC-OMP-Benchmark wird gezeigt, dass das entwickelte Werkzeug einen Anwender in die Lage versetzt, die optimale Kernbindung für seine Problemstellung auf den verschiedenen Klassen von Mehrkernrechnern zuverlässig zu ermitteln. Der zeitliche Mehraufwand, der durch die Verwendung des Werkzeugs entsteht, wird untersucht und ausführlich dargestellt.

Exemplarisch wird nachgewiesen, dass auch bei parallelen Programmen, die auf Nachrichtenaustausch basieren, eine optimale Prozessplatzierung signifikante Leistungssteigerungen mit sich bringen kann. Abschließend wird anhand einer parallelen Anwendung aus dem Bereich der Nuklearmedizin der Einfluss verschiedener Kernbindungen auf die

elektrische Leistungsaufnahme untersucht. Es wird aufgezeigt, dass für die eingesetzte Architektur unterschiedliche Kernbindungen zu stark variierender Energieaufnahme führen.

Danksagung

Viele Menschen aus meinem Umfeld haben wesentlich zum Gelingen dieser Arbeit beigetragen. An erster Stelle möchte ich Arndt Bode nennen, der als Lehrstuhlinhaber stets für ein angenehmes Forschungsklima mit vielen Entwicklungsmöglichkeiten für seine wissenschaftlichen Mitarbeiter gesorgt hat. Besonders seine hilfreichen Hinweise bei der Betreuung meiner Arbeit habe ich sehr geschätzt. Hans-Joachim Bungartz möchte ich für sein Interesse an meiner Arbeit und die Erstellung des Zweitgutachtens sehr danken.

Mein besonderer Dank gilt Michael Ott für die gemeinsamen Arbeiten an **autopin**. Hubert Eichner hat mich jahrelang bei der Administration des Fakultätsclusters unterstützt und mir so oft den Rücken freigehalten. Meinen Kollegen Carsten Trinitis, Josef Weidendorfer und Max Walter danke ich für die zahlreichen fachlichen Gespräche und die konstruktive Kritik. Beate Hinterwimmer, die Seele des Lehrstuhls, hatte für alle kleinen und großen Probleme stets ein offenes Ohr. Danke!

Bei meiner Freundin möchte ich mich an dieser Stelle ganz besonders für ihren stetigen Zuspruch und die vielen Diskussionen bedanken, die diese Arbeit an vielen Stellen verständlicher gemacht haben. Ein ganz herzliches Dankeschön geht an mein persönliches „Lektorat“ Luise und Wolfgang Lämmle. Den größten Dank verdienen meine Eltern, die mich bei all meinen Vorhaben immer liebevoll unterstützt haben.

Inhaltsverzeichnis

1	Einleitung	15
1.1	Motivation	15
1.2	Aufbau der Arbeit	19
2	Prozessorgrundlagen und Entwicklungen bis zu Mehrkernprozessoren	21
2.1	Grundlegender Aufbau – von Neumann-Rechner	22
2.2	Parallelität auf Ebene der Befehle	23
2.2.1	Fließbandverarbeitung	24
2.2.2	Caches	30
2.2.3	Mehrfachzuordnung	33
2.2.3.1	Dynamische Mehrfachzuordnung	34
2.2.3.2	Ausführung außerhalb der Programmreihenfolge	35
2.2.4	VLIW	38
2.2.5	EPIC	40
2.2.6	Multimedia Befehle (SIMD)	41
2.3	Parallelität auf Programmebene – Mehrfädige Ausführung	42
2.3.1	Verschränkte Mehrfädigkeit	43
2.3.2	Blockweise Mehrfädigkeit	43
2.3.3	Simultane Mehrfädigkeit	44
2.4	Parallelität auf Chipebene – CMP	45
2.4.1	Aufbau und Organisation von Mehrkernprozessoren	45
2.4.2	Klassifizierung	47
2.4.3	Engpass Speichieranbindung	51
2.4.4	Cache-Kohärenz	51
2.4.4.1	MSI-Protokoll	54
2.4.4.2	MESI-Protokoll	57
2.4.4.3	MOESI-Protokoll	58
3	Leistungsbewertung	63
3.1	Anwendungsgebiete der Leistungsbewertung	63
3.2	Methoden der Leistungsbewertung	65
3.3	Arbeitslast	67

3.4	Leistungsmaßzahlen	68
3.4.1	MIPS und FLOPS	69
3.4.2	CPI	71
3.4.3	Beschleunigung und Effizienz	72
3.5	Analytische Bewertung	73
3.6	Simulation	74
3.7	Beobachtende Leistungsbewertung	77
3.7.1	Instrumentierung bei Softwaremonitoren	79
3.7.1.1	Quellcode-Instrumentierung	79
3.7.1.2	Objektcode-Instrumentierung	79
3.7.1.3	Instrumentierung von Bibliotheken	80
3.7.2	Performance Counter	80
4	Anforderungsanalyse	83
4.1	Anforderungen an ein ideales Werkzeug	83
4.1.1	Aufbau und Organisation des Zielsystems	83
4.1.2	Optimierungsziele	85
4.1.3	Bedienbarkeit	87
4.1.4	Mehraufwand	88
4.1.5	Datenbank mit Kernbindungen	88
4.1.6	Unterstützung verschiedener Architekturen	89
4.2	Wahl der Leistungsbewertungsmethode	90
4.3	Notwendiger Funktionsumfang des Prototypen	91
5	Implementierung der automatischen Kernbindung	93
5.1	Schnittstelle zum Betriebssystemkern	93
5.2	Wahl des Betriebssystems	94
5.3	Vergleich der PMU-Schnittstellen	96
5.4	Basisalgorithmus von autopin	98
5.5	NUMA-Unterstützung	100
5.6	Aufruf durch Skripte	103
5.7	Erkennung der Topologie	104
6	Evaluation	111
6.1	Hardwareplattformen	111
6.2	Untersuchte Benchmarks und Anwendungen	114
6.2.1	SPEC OMP2001	114
6.2.1.1	Thread-zu-Kern Bindung	115
6.2.1.2	Ergebnisse	118
6.2.1.3	Untersuchung des Mehraufwandes	123

6.2.2	Kernbindung und Speicherdurchsatz	126
6.2.3	Kernbindung mit MPI	129
6.2.4	Energiebetrachtungen	133
6.2.4.1	Versuchsaufbau	133
6.2.4.2	Vollständige Auslastung	134
6.2.4.3	Messungen am Anwendungsbeispiel petMLEM	135
7	Verwandte Arbeiten	143
8	Zusammenfassung und Ausblick	153
8.1	Wesentliche Ergebnisse der Arbeit	153
8.2	Referenzen auf die vorliegende Arbeit	154
8.3	Weiterführende Arbeiten	156