

RUHR-UNIVERSITÄT BOCHUM

Fakultät für Elektrotechnik und Informationstechnik



**Effiziente Parallelisierung digitaler Systeme
mittels äquivalenter Signalfussgraph-Transformationen**

DISSERTATION

zur
Erlangung des Grades eines
Doktor-Ingenieurs

vorgelegt von
ALEXANDRA GROTH
Bochum
Bochum, den 16.06.2003

Dissertation eingereicht:

Referent:

Korreferent:

Tag der mündlichen Prüfung:

16.06.2003

Prof. Dr.-Ing. H. G. Göckler

Prof. Dr.-Ing. D. Achilles

31.07.2003

Schriftenreihe Digitale Signalverarbeitung

Band 2

Alexandra Groth

**Effiziente Parallelisierung digitaler Systeme mittels
äquivalenter Signalfussgraph-Transformationen**

Shaker Verlag
Aachen 2003

Bibliografische Information der Deutschen Bibliothek

Die Deutsche Bibliothek verzeichnet diese Publikation in der Deutschen Nationalbibliografie; detaillierte bibliografische Daten sind im Internet über <http://dnb.ddb.de> abrufbar.

Zugl.: Bochum, Univ., Diss., 2003

Copyright Shaker Verlag 2003

Alle Rechte, auch das des auszugsweisen Nachdruckes, der auszugsweisen oder vollständigen Wiedergabe, der Speicherung in Datenverarbeitungsanlagen und der Übersetzung, vorbehalten.

Printed in Germany.

ISBN 3-8322-2246-4

ISSN 1617-2221

Shaker Verlag GmbH • Postfach 101818 • 52018 Aachen

Telefon: 02407 / 95 96 - 0 • Telefax: 02407 / 95 96 - 9

Internet: www.shaker.de • eMail: info@shaker.de

Vorwort

Die vorliegende Dissertation entstand im Rahmen meiner Tätigkeit als wissenschaftliche Mitarbeiterin in der Arbeitsgruppe Digitale Signalverarbeitung am Lehrstuhl für Nachrichtentechnik der Ruhr-Universität Bochum.

Mein besonderer Dank gilt Herrn Prof. Dr.-Ing. H. G. Göckler für die Unterstützung und Betreuung meiner Arbeit, sowie für wertvolle Hinweise bei der Abfassung dieser Niederschrift. Vor allem danke ich ihm jedoch für die offene und außergewöhnlich freundschaftliche Atmosphäre und die ständige Diskussionsbereitschaft bzgl. fachlicher aber auch außerfachlicher Themen.

Für die Übernahme des Korreferats und der damit verbundenen Mühen danke ich Herrn Prof. Dr.-Ing. D. Achilles.

Weiterhin bedanke ich mich bei meinem ehemaligen Kollegen Herrn Dr.-Ing G. Evangelista für zahlreiche interessante Diskussionen, sowie bei allen Mitarbeiterinnen und Mitarbeitern des Lehrstuhls für das angenehme Arbeitsklima.

Bochum, August 2003

ALEXANDRA GROTH

Inhaltsverzeichnis

Notation	vii
1 Einleitung	1
1.1 Aufgabenstellung	1
1.2 Anwendungsgebiete der Parallelisierung	2
1.3 Ziele	2
1.4 Übersicht	3
2 Entwicklung grundlegender Systemtransformationen zur Parallelisierung	7
2.1 Auf- und Abwärtstaster	7
2.1.1 Definition	7
2.1.2 Transponierung von Auf- und Abwärtstastern	11
2.1.3 Äquivalenzen für Auf- und Abwärtstaster	11
2.1.4 Auf- und Abwärtstaster für Systeme mit beliebiger Abtastung	29
2.2 Seriell-zu-Parallel (SP)- und Parallel-zu-Seriell (PS)-Interfaces	35
2.2.1 Erste Betrachtungen	36
2.2.2 Polyphasen (PP)-Darstellung	37
2.2.3 Arten der Polyphasen-Darstellung	38
2.2.4 Polyphasen-Zerlegung	40
2.2.5 Allgemeines Modell für SP- und PS-Interfaces	40
2.2.6 Äquivalenzen für SP- und PS-Interfaces	45
2.2.7 SP- und PS-Interfaces in Systemen mit beliebiger Abtastung .	52
2.3 Zusammenfassung	55
3 Graphisch repräsentierte Methode zur Parallelisierung	59
3.1 Parallelisierung der Grundelemente digitaler Systeme	59
3.1.1 Summations- und Verzweigungspunkt	62
3.1.2 Aufwärtstaster	64
3.1.3 Abwärtstaster	68
3.1.4 Verzögerer bzw. shimming delay	69
3.1.5 Multiplizierer mit einem zeitinvarianten bzw. zeitvarianten Ko-	
effizienten	71
3.1.6 Parallelisierte Grundelemente H_E mit allgemeinen SP- und	
PS-Interfaces	73

3.1.7	Parallelisierung der Grundelemente für Systeme mit beliebiger Abtastung	73
3.2	Parallelisierung digitaler Systeme	78
3.2.1	Reihenschaltung von parallelisierten Grundelementen $\mathbf{H}_{E(i)}$. .	79
3.2.2	Parallelschaltung von parallelisierten Grundelementen $\mathbf{H}_{E(i)}$.	81
3.2.3	Rückkopplungen	83
3.2.4	Verschaltung von parallelisierten Grundelementen in Systemen mit beliebiger Abtastung	86
3.2.5	Zur Wahl der Parallelisierungsgrade	87
3.2.6	Zur Wahl der Mengen $t'_{p,SP(i)}$ und $t'_{p,PS(i)}$ in Systemen mit beliebiger Abtastung	90
3.2.7	Sonderfall: Rationale Parallelisierungsgrade	92
3.2.8	Prüfung auf Implementierbarkeit der parallelisierten Systeme .	94
3.3	Zusammenfassung	98
4	Vergleich der graphischen Parallelisierungsmethode mit weiteren Parallelisierungsmethoden	101
4.1	Vorstellung weiterer Parallelisierungsmethoden	101
4.1.1	Algebraische Beschreibung der graphischen Parallelisierungsmethode	101
4.1.2	Geschlossene graphische Parallelisierung des Gesamtsystems .	101
4.1.3	Geschlossene algebraische Parallelisierung des Gesamtsystems	102
4.1.4	Parallelisierungsverfahren basierend auf der Verschiebung inhärenter Auf- und Abwärtstaster	102
4.2	Exemplarischer Vergleich der Parallelisierungsmethoden anhand eines IIR-Filters	102
4.2.1	Graphische Parallelisierungsmethode aus Kapitel 3	102
4.2.2	Algebraische Beschreibung der graphischen Parallelisierungsmethode	105
4.2.3	Geschlossene graphische Parallelisierung des Gesamtsystems .	106
4.2.4	Geschlossene algebraische Parallelisierung des Gesamtsystems	113
4.2.5	Diskussion der parallelisierten Struktur	115
4.3	Bewertung der Parallelisierungsmethoden	117
5	Beurteilungskriterien für parallelisierte Systeme	119
5.1	Rechenleistung	119
5.2	Flächenbedarf	120

6	Methoden zur Verbesserung der Effizienz von parallelisierten Systemen	121
6.1	Algebraische Transformationen des Multiple Input Multiple Output (MIMO) Systems	121
6.1.1	Spezielle Matrixtypen und ihre recheffiziente Realisierung	121
6.1.2	Klassifizierung der Teilübertragungsmatrix	128
6.1.3	Realisierung der Teilübertragungsmatrix mittels Rückführung auf effiziente Matrix-Vektor Multiplikationen	136
6.1.4	Fazit	154
6.2	Graphische Transformationen des Multiple Input Multiple Output (MIMO) Systems	154
6.2.1	Aufgabenbeschreibung	154
6.2.2	Lösung des Problems	155
6.2.3	Effiziente Strukturen: Abtastratenumsetzer im Zeitmultiplex-Betrieb (AUZB)	158
6.2.4	Flächenbedarf und Rechenleistung	170
6.2.5	Weitere Aufwandsvermindierungen	171
6.3	Zusammenfassung	174
7	Anwendung der Parallelisierungsmethode auf ausgewählte Systeme	175
7.1	FIR Filter	176
7.1.1	Effizientes FIR Filter realisiert durch den ZEB (Zirkulante mit einem Blockungszeitpunkt)-Algorithmus	177
7.1.2	Effizientes FIR Filter realisiert durch den ZMB (Zirkulante mit mehreren Blockungszeitpunkten)-Algorithmus	184
7.2	Synchroner rationaler Abtastratenumsetzer	189
7.2.1	Graphische Parallelisierung eines synchronen rationalen Abtastratenumsetzers	190
7.2.2	Einordnung bekannter Parallelisierungsergebnisse	192
7.2.3	Rechenleistung und Flächenbedarf	194
7.2.4	Steigerung der Effizienz mittels algebraischer Transformationen	195
7.2.5	Steigerung der Effizienz mittels graphischer Transformationen	197
7.3	Asynchroner Abtastratenumsetzer	203
7.3.1	FARROW-Struktur	204
7.3.2	Parallelisierung der FARROW-Struktur	204
7.4	DFT-Polyphasen Filterbank	211
7.4.1	Parallelisierung der DFT-Polyphasen Filterbank	212
7.4.2	Optimierung der Rechenleistung	212

8 Zusammenfassung und Ausblick	217
A Ergänzendes zur Motivation der Parallelisierung	221
A.1 Maximale Taktrate	221
A.2 Methoden zur Reduktion der Verlustleistung	222
B Ergänzungen zu den SFG-Transformationen in Kapitel 2	225
B.1 Technische Realisierung von Tastern	225
B.1.1 Auf- und Abwärtstaster mit ganzzahligem Zeitversatz	226
B.1.2 Auf- und Abwärtstaster mit rationalem Zeitversatz	226
B.1.3 SP- und PS-Interfaces	227
B.2 Ergänzungen zu den Äquivalenzen mit Auf- und Abwärtstastern	228
B.2.1 Beweis von Äquivalenz 2	228
B.2.2 Beweis von Äquivalenz 3	231
B.2.3 Beweis von Äquivalenz 4	232
B.2.4 Beweis von Äquivalenz 5	234
B.2.5 Beweis von Äquivalenz 6a	235
B.2.6 Beweis von Äquivalenz 6b	235
B.2.7 Beweis von Äquivalenz 7a	238
B.2.8 Beweis von Äquivalenz 7b	239
B.2.9 Beweis von Äquivalenz 8a	240
B.2.10 Beweis von Äquivalenz 8b	240
B.3 Tabellarische Übersicht über Äquivalenzen mit Auf- und Abwärtstastern	241
C Ergänzungen zur Parallelisierungsmethode in Kapitel 3	245
C.1 Tabellarische Übersicht über das Parallelisierungsverfahren	245
C.2 Tabellarische Übersicht über die Übertragungsmatrizen H'_E P -parallelisierter Grundelemente	248
C.3 Alternatives Verfahren zur Bestimmung der Parallelisierungsgrade	249
C.3.1 Ursprüngliches Verfahren	249
C.3.2 Modifikationen	249
C.3.3 Einsatzmöglichkeiten	250
C.3.4 Pseudocode des modifizierten Verfahrens	251
C.4 Ergänzung zum Delay Transfer in Abschnitt 3.2.8.2	253
C.5 Bestimmung der zusätzlichen Latenzzeit für Block Processing	254

D	Ergänzungen zum Vergleich der Parallelisierungsmethoden in Kapitel 4	257
D.1	SFG-Transformation des Rekursivteils $\frac{1}{1-H_b(z)}$	257
E	Ergänzungen zu den Beurteilungskriterien in Kapitel 5	259
E.1	Weitere Beurteilungskriterien	259
E.1.1	Auswirkungen der Quantisierung	259
E.1.2	Gruppenlaufzeit	260
E.2	Auswirkungen der Quantisierung in parallelisierten Systemen	260
E.2.1	Regeln für die Rauschanalyse von Multiraten-Systemen	260
E.2.2	Äquivalenzen für Rauschquellen	261
E.2.3	Rauschanalyse parallelisierter digitaler Systeme	261
F	Ergänzungen zu den recheneffizienten, parallelisierten Systemen in Kapitel 6	267
F.1	Der Algorithmus von Winograd	267
F.2	Rückführung einer Pseudozirkulanten auf eine Toeplitz-ähnliche Matrix	268
F.3	Beweis für die Rechenregeln mit partitionierten Matrizen	269
F.3.1	Addition zweier partitionierter Matrizen mit zirkulanten Blöcken identischer Dimension	269
F.3.2	Multiplikation zweier partitionierter Matrizen mit zirkulanten Blöcken identischer Dimension	270
F.3.3	Multiplikation einer partitionierten Matrix mit zirkulanten Blöcken mit einem Skalar	270
F.3.4	Transponierung einer partitionierten Matrix mit zirkulanten Blöcken	270
F.3.5	Invertierung einer partitionierten Matrix mit zirkulanten Blöcken	270
F.4	Beweis für die Rechenregeln mit Matrizen \mathbf{R}	271
F.4.1	Addition zweier Matrizen \mathbf{R}_1 und \mathbf{R}_2	271
F.4.2	Multiplikation zweier Matrizen \mathbf{R}_1 und \mathbf{R}_2	271
F.4.3	Multiplikation einer Matrix \mathbf{R} mit einem Skalar	272
F.4.4	Transponierung einer Matrix \mathbf{R}	272
F.4.5	Invertierung einer Matrix \mathbf{R}	273
F.5	Diskussion von Sonderfällen der Teilübertragungsmatrix	273
F.5.1	Spezielles Sample-by-Sample Processing	274
F.5.2	Sample-by-Sample Processing, wobei die Teilübertragungsmatrix die inverse(n) Permutationsmatrix (-matrizen) des SP- und / oder PS-Interfaces beinhaltet	274

F.5.3	Block Processing, wobei die Teilübertragungsmatrix nur die inverse (De-)Blockungsmatrix und die inverse Permutationsmatrix eines Interfaces beinhaltet	274
F.5.4	Block Processing mit speziellen (De-)Blockungsmatrizen	275
F.5.5	Block Processing mit speziellen Permutationsmatrizen	278
F.5.6	Allgemeines Block Processing	279
F.5.7	Fazit	279
F.6	Bestimmung der Anzahl der Korrekturterme für den ZEB-Algorithmus	280
F.7	Bestimmung der Anzahl der Korrekturterme für den ZMB-Algorithmus	281
G	Ergänzungen zu den parallelisierten Breitband-Mehrträger-Demodulatoren in Kapitel 7	285
G.1	Diskussion der Koeffizienten- und Signalquantisierung	285
G.1.1	Koeffizientenquantisierung	285
G.1.2	Signalquantisierung	286
	Literaturverzeichnis	289