



# Formale Methoden für die Entwicklung von eingebetteter Software in kleinen und mittleren Unternehmen

Sebastian Patrick Grobosch

Department of Computer Science

Technical Report

# **Formale Methoden für die Entwicklung von eingebetteter Software in kleinen und mittleren Unternehmen**

Von der Fakultät für Mathematik, Informatik und Naturwissenschaften der RWTH Aachen University zur Erlangung des akademischen Grades eines Doktors der Ingenieurwissenschaften genehmigte Dissertation

vorgelegt von

**Diplom-Ingenieur**  
**Sebastian Patrick Grobosch**  
aus Bottrop

Berichter: Universitätsprofessor Dr.-Ing. Stefan Kowalewski  
Universitätsprofessor Dr.-Ing. Sebastian Engell

Tag der mündlichen Prüfung: 30. November 2018

Diese Dissertation ist auf den Internetseiten der Universitätsbibliothek online verfügbar.

**Bibliografische Information der Deutschen Nationalbibliothek**  
Die Deutsche Nationalbibliothek verzeichnet diese Publikation in der Deutschen Nationalbibliografie; detaillierte bibliografische Daten sind im Internet über <http://dnb.d-nb.de> abrufbar.

Zugl.: D 82 (Diss. RWTH Aachen University, 2018)

Sebastian Patrick Grobosch  
[sebastian.grobosch@rwth-aachen.de](mailto:sebastian.grobosch@rwth-aachen.de)

---

Aachener Informatik Bericht AIB-2019-03

Herausgeber: Fachgruppe Informatik  
RWTH Aachen University  
Ahornstr. 55  
52074 Aachen  
GERMANY

ISSN 0935-3232

---

Copyright Shaker Verlag 2019

Alle Rechte, auch das des auszugsweisen Nachdruckes, der auszugsweisen oder vollständigen Wiedergabe, der Speicherung in Datenverarbeitungsanlagen und der Übersetzung, vorbehalten.

Printed in Germany.

ISBN 978-3-8440-6984-6

Shaker Verlag GmbH • Am Langen Graben 15a • 52353 Düren  
Telefon: 02421 / 99 0 11 - 0 • Telefax: 02421 / 99 0 11 - 9  
Internet: [www.shaker.de](http://www.shaker.de) • E-Mail: [info@shaker.de](mailto:info@shaker.de)

## Zusammenfassung

Die Anzahl der Steuergeräte in Fahrzeugen der Oberklasse ist in den letzten 15 Jahren stetig gestiegen und liegt aktuell bei etwa 100 Stück. Dabei entsteht der Großteil aller Innovationen im Fahrzeug durch Elektronik und Software. Dies macht Software einerseits zu einem der wichtigsten Innovationstreiber für Unternehmen in der Automobilindustrie, andererseits birgt sie ein hohes Risikopotential: Programmfehler.

Durch internationale Normen und strengere Anforderungen an die Software-Qualität wird versucht, diesem Risiko entgegenzuwirken. Um alle Wünsche der Endkunden individuell erfüllen zu können, wächst allerdings die Komplexität der Systeme durch die steigende Variantenvielfalt. Das Testen von solchen Software-Systemen kann dabei nur das Vorhandensein von Fehlern zeigen, jedoch nicht deren Abwesenheit. Eine Garantie, dass ein System die gestellten Anforderungen erfüllt, kann durch formale Methoden gegeben werden.

Die in dieser Arbeit vorgestellten Ansätze tragen dazu bei, die Software-Entwicklung in kleinen und mittleren Unternehmen durch Methoden der formalen Verifikation zu verbessern und zu unterstützen. Dabei werden die Vorteile von kleinen gegenüber großen Unternehmen genutzt und ausgebaut. Dazu zählen die ausgeprägte Nähe zum Kunden sowie ein hohes Maß an Flexibilität und Wirtschaftlichkeit. Die Systemkomplexität der meisten Projekte sowie die Prozessstrukturen können positiv zur Akzeptanz für die Einführung von formalen Methoden in den jeweiligen Entwicklungsprozess beitragen.

Der erste Ansatz befasst sich mit der Analyse von Zeitanforderungen für eingebettete Systeme basierend auf der formalen Methode des Model-Checkings. Dabei wird für ein bestehendes Variantensystem für Steuergeräte ein Task-System mittels UPPAAL modelliert und eine Einplanbarkeitsanalyse auf Basis von Zeitautomaten vorgestellt. Zur Verwaltung der Varianten wurde ein Framework basierend auf pure::variants entworfen und eine bestehende Software-Plattform evolutionär in eine Produktlinie umgewandelt. Damit können sich Unternehmen stärker auf die individuellen Kundenwünsche fokussieren und vorhandene Komponenten effizient und mit hoher Qualität wiederverwenden.

Der zweite Ansatz zur Verbesserung der Software-Qualität befasst sich mit der Verifikation von Programmcode eingebetteter Systeme durch den Model-Checker ARCADE. Hierbei wurde speziell das Formulieren von formalen Anforderungen und die Anwendbarkeit im industriellen Umfeld untersucht. Mittels dieses Ansatzes konnten sowohl Fehler im Programmcode lokalisiert als auch das Einhalten von Anforderungen gezeigt werden. Der Einsatz von Binär-Code-Verifikation kann den Testaufwand reduzieren, aber nicht ersetzen. Der Vorteil für Unternehmen ist allerdings, dass diese Methode das Ausbleiben von Fehlern beweisen kann, was durch herkömmliches Testen nicht möglich ist.

Insgesamt wurde ein Ansatz zur Integration formaler Methoden in den Entwicklungsprozess eines kleinen und mittleren Unternehmens vorgestellt, erfolgreich mit entsprechender Werkzeugunterstützung umgesetzt und evaluiert. Mit Hilfe der gezeigten Methoden ist es möglich, den Testaufwand zu reduzieren und die Qualität von automobilen Steuerungssystemen schon frühzeitig in den wichtigen Phasen der Entwicklung zu steigern.



## Abstract

The number of control units within upper class vehicles has steadily increased over the last 15 years and is currently around 100 units. The majority of all innovations in the vehicle are generated by electronics and software. This makes software, on the one hand, one of the most important drivers of innovation for companies in the automotive industry. On the other hand, it involves a high risk potential: programming errors.

With international standards and stricter requirements for software quality the industry is trying to counteract this risk. However, the complexity of the systems is growing due to the increasing diversity of variants in order to be able to fulfil all the wishes of the end customer individually. The testing of such software systems can only show the presence of errors, but not their absence. A guarantee that a system fulfils the requirements can be provided by formal methods.

The approaches presented in this thesis help to improve and support software development in small and medium-sized enterprises by means of formal verification methods. In doing so, the advantages of small over large companies should be utilised and enhanced. This includes the close proximity to the customer as well as a high degree of flexibility and profitability. The system complexity of most projects as well as the process structures can positively contribute to the adoption of formal methods in the respective development process.

The first approach deals with the analysis of timing requirements for embedded systems based on the formal method of model checking. In this case, a task system is modelled using UPPAAL for an existing variant system for control units, and a schedulability analysis based on timed automata is presented. To manage the variants, a framework based on pure::variants was designed and an existing software platform was transformed into a product line. This allows companies to focus more on individual customer requirements and to reuse existing components efficiently and with high quality.

The second approach to improve the quality of software is to verify the program code of embedded systems through the model checker ARCADE. Specifically, the formalization of formal requirements and the applicability in the industrial environment were analysed. Errors in the program code could be localized as well as compliance with requirements were shown. The use of binary code verification can reduce the test effort, but will not replace it. The advantage for companies is, however, that this method can prove the absence of errors, which is not possible by conventional testing.

Overall, an approach to the integration of formal methods into the development process of a small and medium-sized enterprise was presented, successfully implemented and evaluated with appropriate tool support. With the methods shown, it is possible to reduce the test effort and to increase the quality of automotive control systems at an early stage in the important phases of development.



# Danksagung

Grundlage für die erzielten Ergebnisse ist die kooperative und freundschaftliche Zusammenarbeit des RWTH Lehrstuhls Informatik 11 - Embedded Software mit der VEMAC GmbH & Co. KG, durch die sie erst möglich wurde.

An erster Stelle gilt mein Dank meinem Doktorvater Prof. Dr.-Ing. Stefan Kowalewski für seine wissenschaftliche und methodische Anleitung und konstruktive Rückmeldung über die vielen Jahre hinweg. Prof. Dr.-Ing. Sebastian Engell danke ich für die Übernahme des Zweitgutachtens sowie für die fruchtbaren Hinweise während der Zusammenarbeit im MULTIFORM Projekt. Desweiteren danke ich Prof. Dr. rer. nat. Leif Kobbelt als Vorsitzenden der Prüfungskommission und ebenfalls Prof. Dr. rer. nat. Matthias Müller als Beisitzer.

Prof. Dr.-Ing. Michael Reke hat großen Anteil am Gelingen meiner Dissertation, denn er war unermüdlich an meiner Seite und hatte gewöhnlich zum richtigen Zeitpunkt die notwendigen aufbauenden Worte sowie Ratschläge, mit denen er mich bis zuletzt begleitet und unterstützt hat. Ihm möchte ich daher ganz besonders danken. Bei Dr. Martin Düsterhöft bedanke ich mich ferner sehr für das Initiieren und Ermöglichen meines Promotionsvorhabens.

Frau Margit Offergeld und Herrn Dr. Johannes Offergeld danke ich für ihr entgegengebrachtes Vertrauen, mit diesem und durch die kontinuierliche Begleitung der gesamten VEMAC - im Speziellen seitens Michael Kiausch und Axel Koblenz - diese Arbeit erst realisierbar war. Vor allem die tiefeschürfenden Diskussionen und die konstruktive sowie immer amüsante Zusammenarbeit waren bedeutsam für deren Gelingen.

Meinen Studenten Surapa Ratanaprutthakul, Thorsten Will, Kriengkrai Krikkawin danke ich, denn sie haben tatkräftigen Anteil an den Ergebnissen dieser Arbeit und trugen zu einem anregenden sowie ebenso angenehmen Arbeitsumfeld bei.

Dr.-Ing. Martin Hüfner und Volker Kamin sowie Dr. rer. nat. Sebastian Biallas bin ich dankbar für viele fachliche Gespräche und die multi-formale Zusammenarbeit. Überaus geholfen hat mir Dr.-Ing. André Stollenwerk, indem er mir den direkten Draht zum Lehrstuhl ermöglichte und darüber hinaus mich durch viele Diskussionen inspirierte.

Meinen Eltern Doris und Reinhard sowie meiner Schwester Anja bin ich sehr dankbar für die anhaltende Hilfestellung und Wegbereitung über all die Jahre hinweg, wodurch sie mich erst dahin gebracht haben, wo ich heute stehe.

Ferner danke ich meiner Frau Henrike für die liebevolle und ausdauernde Unterstützung auch in schwierigen Zeiten sowie für das Rückenfreihalten und zahlreiche Zeitgeschenke. Meine beiden Töchter Antonia und Mathilda haben mir immer wieder neu Mut gemacht und mich motiviert. Ihnen möchte ich vor allem danken und hieran verdeutlichen, dass Durchhaltevermögen und Ausdauer, wovon mir viel abverlangt wurde, lohnenswert und zielführend sind.

Hildesheim, im Oktober 2019





# Inhaltsverzeichnis

<b>1</b>	<b>Einleitung</b>	<b>1</b>
1.1	Zielsetzung . . . . .	2
1.2	Beitrag . . . . .	3
1.3	Vorgehensweise und Gliederung . . . . .	4
1.4	Bibliografische Hinweise und Beiträge des Autors . . . . .	4
<b>2</b>	<b>Grundlagen und Stand der Technik</b>	<b>7</b>
2.1	Grundlegendes Prozessmodell (V-Modell) . . . . .	7
2.2	Formale Methoden . . . . .	9
2.3	Definitionen laut ISO26262 . . . . .	9
2.4	Anwendung in der Industrie . . . . .	11
2.5	Formale Spezifikation . . . . .	13
2.5.1	Aussagenlogik . . . . .	15
2.5.2	Transitionssystem . . . . .	16
2.5.3	Temporale Logik . . . . .	17
2.6	Formale Verifikation . . . . .	21
2.6.1	Model-Checking . . . . .	24
2.7	PCC als Fallbeispiel . . . . .	27
2.8	Watchdog als Fallbeispiel . . . . .	29
2.9	MULTIFORM . . . . .	30
2.9.1	Design Framework . . . . .	30
2.10	KMU-orientierter Entwicklungsprozess . . . . .	34
2.10.1	Anforderungen . . . . .	34
2.10.2	Bestehender Entwicklungsprozess . . . . .	35
<b>3</b>	<b>Varianten-basierte Einplanbarkeitsanalyse</b>	<b>37</b>
3.1	Analyse von Zeitanforderungen . . . . .	38
3.1.1	Aufbau eines Task-Systems . . . . .	39
3.1.2	Anforderungen . . . . .	41
3.1.3	Scheduling Analyse, Related Work . . . . .	42
3.1.4	Zeitautomaten zur Scheduling-Analyse . . . . .	44
3.1.5	Realisierung der Scheduling-Analyse mittels Zeitautomaten . . . . .	46
3.1.6	Evaluierung . . . . .	51
3.2	Verwaltung von Varianten . . . . .	55
3.2.1	Framework für die Variantenverwaltung . . . . .	56

3.2.2	Umwandlung in eine Produktlinie . . . . .	59
3.2.3	Evaluierung . . . . .	65
<b>4</b>	<b>Verifikation von Binär-Code</b>	<b>67</b>
4.1	Mögliche Werkzeuge zum Model-Checking . . . . .	69
4.2	Binär-Code Model-Checking mit ARCADE . . . . .	70
4.3	Wie können Anforderungen formalisiert werden? . . . . .	74
4.3.1	Related Work . . . . .	74
4.3.2	Safety-Automaten . . . . .	77
4.4	Evaluierung: SA vs. CTL . . . . .	78
4.4.1	Aufbau der Umfrage . . . . .	78
4.4.2	Auswertung der Ergebnisse . . . . .	79
4.4.3	Fazit . . . . .	85
4.5	Beispiele von formalisierten Anforderungen für ARCADE . . . . .	87
4.6	Evaluierung an einem Fallbeispiel . . . . .	89
4.6.1	Durchführung . . . . .	89
4.6.2	Anforderung 1: Wertebereich von Variablen . . . . .	90
4.6.3	Anforderung 2: Aufrufen von Funktionen . . . . .	93
4.6.4	Anforderung 3: Kontrolliertes Zurücksetzen . . . . .	97
4.6.5	Anforderung 4: Interrupt-freie Initialisierung . . . . .	99
4.6.6	Anforderung 5: Keine Division durch Null . . . . .	102
4.6.7	Anforderung 6: Kein Überlauf des Stacks . . . . .	104
4.6.8	Anforderung 7: Gültige Zugriffe auf Arrays . . . . .	105
4.6.9	Gefundene Fehler . . . . .	106
4.6.10	Design-For-Verifiability . . . . .	108
4.6.11	Fazit . . . . .	110
<b>5</b>	<b>Erweiterung eines KMU-orientierten Entwicklungsprozesses</b>	<b>113</b>
5.1	Erweiterung um formale Methoden . . . . .	113
5.1.1	Erweiterung um Einplanbarkeitsanalyse . . . . .	113
5.1.2	Erweiterung um Binär-Code Verifikation . . . . .	114
5.2	Framework für das Varianten-Management . . . . .	115
5.3	Integration in das Design Framework . . . . .	117
5.4	Fazit . . . . .	121
<b>6</b>	<b>Zusammenfassung und Ausblick</b>	<b>123</b>
6.1	Zusammenfassung . . . . .	123
6.2	Ausblick . . . . .	125
<b>A</b>	<b>Fragebogen zur Umfrage SA vs. CTL</b>	<b>127</b>
<b>B</b>	<b>Verwendete Safety Automaten</b>	<b>137</b>

<b>Abbildungsverzeichnis</b>	<b>141</b>
<b>Tabellenverzeichnis</b>	<b>145</b>
<b>Abkürzungsverzeichnis</b>	<b>147</b>
<b>Symbolverzeichnis</b>	<b>149</b>
<b>Literaturverzeichnis</b>	<b>151</b>
<b>Eigene Publikationen</b>	<b>163</b>